МИНИСТЕРСТВО НАУКИ И ВЫСШЕГО ОБРАЗОВАНИЯ

РОССИЙСКОЙ ФЕДЕРАЦИИ

ФЕДЕРАЛЬНОЕ ГОСУДАРСТВЕННОЕ

БЮДЖЕТНОЕ ОБРАЗОВАТЕЛЬНОЕ УЧРЕЖДЕНИЕ

ВЫСШЕГО ОБРАЗОВАНИЯ

**«ВЯТСКИЙ ГОСУДАРСТВЕННЫЙ УНИВЕРСИТЕТ»**

Факультет автоматики и вычислительной техники

Кафедра радиоэлектронных средств

Отчет по практике №2.

«ПРИНЦИПЫ ВЫПОЛНЕНИЯ КОМАНД ВЕТВЛЕНИЯ, ОРГАНИЗАЦИЯ ЦИКЛОВ И ПОДПРОГРАММ»

Дисциплина «Цифровые устройства и микропроцессоры»

Вариант №6

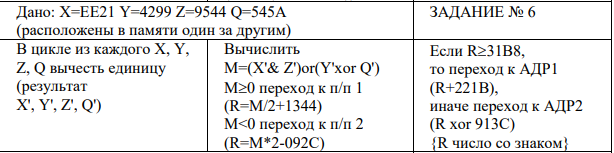
Разработал: студент группы ИНБб – 3301-02-00                               /Е.Э. Кетов/

Проверил: доцент кафедры РЭС /М.А.Земцов/

 Киров 2024

Цель: изучение принципов выполнения команд ветвления, организации циклов и подпрограмм микропроцессоров с архитектурой x86.

Задание:



1)Текст программы:

.686

.model flat,stdcall

.stack 100h

.data

M dw ?;

R dw ?;

N1 dw 60961, 17049, 38212, 21594;

.code

ExitProcess PROTO STDCALL :DWORD

Start:

xor eax, eax

xor ebx, ebx

xor ecx, ecx

mov ax,1

mov cx,4

mov bx,0

l1:

sub [N1+bx],ax

add bx,2

loop l1 ; завершение цикла

mov ax,[N1+0]

mov bx,[N1+4]

AND ax, bx

mov bx,[N1+2]

mov cx,[N1+6]

xor bx, cx

or ax, bx

mov M, ax

cmp M,0 ; сравнение

jl if\_11 ; переход если меньше

jmp if\_12 ; безусловный переход

if\_11:

call M1

jmp end\_if\_1

if\_12:

call M2

jmp end\_if\_1

end\_if\_1:

cmp R, 12728 ; сравнение

jl if\_21 ; безусловный переход

jmp if\_22 ; переход если больше или равно

if\_21:

call adr1

jmp adr3

if\_22:

call adr2

jmp adr3

adr3:

mov R,ax

exit:

Invoke ExitProcess,R

m1: ;если M<0

mov ax,2

imul ax,M; умножение числа на 2

sub ax, 2348 ; M\*2 - Y

mov R, ax

ret

m2:; если M>=0

mov ax,M

mov bx,2

div ax

add ax, 4932

mov R, ax

ret

adr1:; переполнение

mov ax,R

xor ax, 37180

mov R,ax

ret

adr2:; безусловный переход

mov ax,R

add ax, 8731

mov R,ax

ret

End Start

2) Верификация программы

|  |  |
| --- | --- |
| **Ручной расчет** | **Результат выполнения программы** |
| X’ = EE21-1=EE20=60960  Z’ = 9544-1=9543=38211  Y’ = 4299-1=4298=17048  Q’ = 545A-1=5459=21593 |  |
| M=(X’&Z’)or(Y’xorQ’)= 96C1=38593 |  |
| M ≥ 0 R=M/2+1344=9302 |  |
| R < 31B8  R xor 913C = 46442 |  |

**Вывод:** в ходе работы были изучены принципы выполнения команд ветвления, организации циклов и подпрограмм микропроцессоров с архитектурой x86.